

⑬ RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

⑪ N° de publication : **2 616 984**
(A n'utiliser que pour les
commandes de reproduction)

⑫ N° d'enregistrement national : **87 08740**

⑤① Int Cl⁴ : H 03 B 21/00.

⑫ **DEMANDE DE BREVET D'INVENTION**

A1

②② Date de dépôt : 22 juin 1987.

③③ Priorité :

④③ Date de la mise à disposition du public de la
demande : BOP « Brevets » n° 51 du 23 décembre 1988.

⑥① Références à d'autres documents nationaux appa-
rentés :

⑦① Demandeur(s) : *ENERTEC, société anonyme.* — FR.

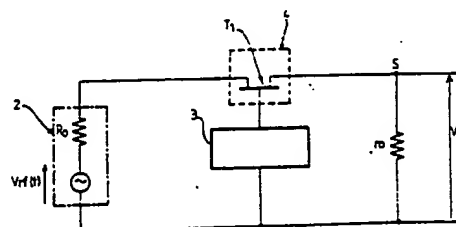
⑦② Inventeur(s) : Etienne André Allamando ; Eugène Cons-
tant ; Jean Marcoux.

⑦③ Titulaire(s) :

⑦④ Mandataire(s) : Frédéric Wagret, Giers Schlumberger.

⑤④ Dispositif de conversion harmonique de signal hyperfréquence.

⑤⑦ Dispositif de conversion harmonique de signal hyperfré-
quence, destiné à échantillonner à une fréquence d'échantillon-
nage donnée, des signaux du domaine hyperfréquence, com-
prenant un générateur de signaux d'échantillonnage, des
moyens échantillonneurs reliés à un générateur de signaux à
échantillonner, et réalisant l'ouverture/fermeture alternée de
portes d'échantillonnage, et une impédance de sortie aux
bornes de laquelle sont recueillis les signaux échantillonnés,
caractérisé en ce que les moyens échantillonneurs sont consti-
tués d'au moins un transistor à effet de champ non polarisé.



DISPOSITIF DE CONVERSION HARMONIQUE DE SIGNAL
HYPERFREQUENCE

La présente invention concerne un dispositif de conversion harmonique de signal hyperfréquence.

On connaît de tels dispositifs, appelés communément tête d'échantillonnage, et destinés à échantillonner un signal de fréquence élevée, du domaine hyperfréquence, à une fréquence d'échantillonnage donné; le signal hyperfréquence à échantillonner présente une fréquence comprise typiquement entre environ un GHz et quelques dizaines de GHz; la fréquence d'échantillonnage doit être très inférieure à la fréquence du signal hyperfréquence, par exemple de un GHz. Ces dispositifs permettent de transformer un signal hyperfréquence en un signal basse fréquence (par exemple inférieur à 500 MHz). Ces dispositifs sont appliqués dans des appareils d'instrumentation microonde tels que des analyseurs de spectre, fréquencemètres et synthétiseurs de fréquence.

Les dispositifs connus de ce type comportent un échantillonneur dont une entrée est reliée à un générateur hyperfréquence engendrant le signal à échantillonner et l'autre entrée est reliée à un générateur d'impulsions délivrant un signal de commande d'échantillonnage; ce dernier est constitué d'une suite de signaux rectangulaires, à une fréquence de récurrence de 1 GHz par exemple, et de largeur τ de l'ordre de quelques dizaines de picosecondes, définissant des portes d'échantillonnage. L'échantillonneur effectue une convolution du signal à échantillonner et du signal d'échantillonnage. Le signal échantillonné (résultant de l'échantillonnage) basse fréquence, de l'ordre de quelques centaines de MHz, est

- 2 -

recueilli sur une impédance de sortie de valeur donnée et imposée par l'adaptation d'impédance des appareils destinés à être reliés à la sortie du dispositif. A la sortie de celui-ci est généralement prévu un filtre passe-bas.

De façon connue, l'échantillonneur, réalisant les ouvertures/fermetures alternées de la porte d'échantillonnage, comprend une diode Schottky polarisée en continu.

Par ailleurs, on sait que l'évolution de la technique électronique tend vers l'utilisation de plus en plus grande de circuits intégrés monolithiques.

Or, les diodes Schottky sont difficilement réalisables par cette technologie.

En outre, les échantillonneurs à diode Schottky constituent en fait des dipôles et présentent des fuites. Il est donc nécessaire d'isoler l'entrée et la sortie en faisant appel à une structure équilibrée, à deux diodes associées à un transformateur, pour découpler le signal d'entrée (hyperfréquence) du signal de commande d'échantillonnage. On aboutit ainsi à une structure relativement compliquée et encombrante, ce qui augmente encore les difficultés d'intégration sur circuits monolithiques.

Enfin, ces diodes nécessitent de forts signaux de commande, ce qui entraîne une consommation d'énergie relativement importante.

L'invention remédie à ces inconvénients et propose un dispositif de conversion harmonique, ou tête d'échantillonnage, facilement réalisable sous forme de circuit intégré monolithique.

- 3 -

A cette fin, selon l'invention, le dispositif de conversion harmonique de signal hyperfréquence, destiné à échantillonner, à une fréquence d'échantillonnage donnée, des signaux du domaine hyperfréquence provenant d'un générateur de signaux à échantillonner, du type comprenant un générateur de signaux de commande d'échantillonnage, des moyens échantillonneurs pour réaliser l'ouverture/fermeture alternée des portes d'échantillonnage, et une impédance de sortie aux bornes de laquelle sont recueillis les signaux échantillonnés, est caractérisé en ce que les moyens échantillonneurs sont constitués d'au moins un transistor à effet de champ non polarisé.

Le dispositif selon l'invention peut être facilement intégré, et fonctionne avec une puissance de commande relativement faible, ainsi que mentionné précédemment.

De préférence, le transistor échantillonneur à effet de champ est du type à semi-conducteur de type III-V

Plus précisément, le transistor échantillonneur est du type arseniure de gallium.

Par ailleurs, les pertes d'énergies des dispositifs connus sont importantes, car à celles de chacun des constituants du dispositif s'ajoutent les pertes dues au fait que l'énergie du signal hyperfréquence est prise pendant la durée d'échantillonnage puis distribuée pendant le temps séparant deux impulsions; comme ce temps est très supérieur à la durée des impulsions, on obtient un signal de faible niveau, et donc un rapport signal/bruit élevé.

De plus, les dispositifs auxquels appartient l'invention, doivent pouvoir fonctionner dans une bande de fréquence du signal à échantillonner la plus étendue possible, et ce

- 4 -

avec un rapport signal/bruit le plus élevé possible; de même, le gain de conversion (rapport des puissances des signaux d'entrée et de sortie) doit être le plus grand possible. Or, la condition de bande de fréquence implique de faibles variations (quelques dB) du gain en puissance, en fonction de la fréquence. Ainsi, les temps d'ouverture de la porte d'échantillonnage doivent être très courts, et ce pour toute la bande de fréquence des signaux à échantillonner. En outre, les conditions de gain de conversion élevé et de bande de fréquence large sont contradictoires.

Afin de remédier à ces inconvénients et remplir ces conditions, l'invention concerne également un dispositif de conversion harmonique de signal hyperfréquence, destiné à échantillonner, à une fréquence d'échantillonnage donnée, des signaux du domaine hyperfréquence provenant d'un générateur de signaux à échantillonner, du type comprenant un générateur de signaux de commande d'échantillonnage, des moyens échantillonneurs pour réaliser l'ouverture/fermeture alternée des portes d'échantillonnage, et une impédance de sortie aux bornes de laquelle sont recueillis les signaux échantillonnés, remarquable en ce qu'il comprend entre les moyens échantillonneurs et l'impédance de sortie, un bloqueur d'ordre zéro.

Les pertes énergétiques du dispositif sont ainsi limitées aux pertes des éléments constituant ce dernier.

En outre, le bloqueur d'ordre zéro se comporte comme une charge capacitive pour l'échantillonneur; cette charge est équivalente à une capacité C en parallèle sur une résistance R ; cette dernière est en fait constituée de la résistance de grille du transistor T_2 en parallèle sur la résistance drain-source du transistor T_1 .

- 5 -

La capacité C se charge pendant le temps $R_0 C$ (avec R_0 résistance interne du générateur 2) correspondant sensiblement à * et se décharge lentement pendant le temps $R C$ dès que la porte d'échantillonnage se ferme à nouveau. Or, les temps d'échantillonnage doivent être très courts si l'on veut obtenir une bande de fréquence large. Ceci conduit à une valeur de C petite. La résistance et la capacité équivalente du bloqueur ont des valeurs respectives R et C telles que le produit RC est inférieur à l'inverse de la fréquence d'échantillonnage. En effet, le temps de décharge (sensiblement RC) de la capacité doit être grand devant l'inverse la fréquence d'échantillonnage; autrement dit, la résistance R doit être très grande. En effet, lorsque la porte s'ouvre, la capacité reste chargée à la valeur prise (en première approximation) par le signal à échantillonner à la fin de la période précédente.

Il ressort de ce qui précède que le paramètre fondamental n'est plus la durée du temps d'échantillonnage mais l'instant de fermeture.

Il est donc possible de faire fonctionner le dispositif avec des durées d'échantillonnage plus longues, ce qui permet d'être moins exigeant quant aux caractéristiques des transistors utilisés, et également de réaliser les impulsions d'échantillonnage à partir d'un signal sinusoïdal.

A cette fin, le générateur de signaux de commande d'échantillonnage comporte avantageusement un élément écréteur, composé de deux diodes montées tête-bêche, et un élément dérivateur du premier ordre du type RC.

Selon une forme préférée de réalisation, le bloqueur d'ordre zéro comprend un transistor à effet de champ.

- 6 -

Ceci permet d'augmenter les possibilités d'intégration sous forme de circuit intégré monolithique du dispositif; de réaliser une adaptation d'impédance entre le transistor T1 et l'impédance de sortie du dispositif, et surtout d'augmenter le rapport signal/bruit.

En outre, les conditions énoncées ci-dessus, à savoir C faible et R élevée sont ainsi remplies.

Plus particulièrement, le transistor bloqueur est monté en suiveur; sa grille est reliée à la source du transistor échantillonneur, sa source est reliée à la sortie du dispositif, et son drain à la masse par une capacité.

En variante, le transistor bloqueur peut être monté en amplificateur.

Avantageusement, selon une forme de réalisation particulièrement simple, le dispositif comprenant un transistor échantillonneur et un transistor bloqueur, tout deux à effet de champ, le générateur est constitué d'un oscillateur local, délivrant un signal sinusoïdal, relié directement au transistor échantillonneur.

Ainsi, il est possible mettre directement en forme impulsionnelle le signal d'échantillonnage, simplifiant en conséquence la réalisation du générateur d'impulsions.

L'invention sera bien comprise à la lumière de la description qui suit en se référant au dessin annexé, dans lequel :

- La figure 1 est un schéma de principe d'une tête d'échantillonnage;

- 7 -

- La figure 2 est un schéma montrant une forme de réalisation du dispositif selon l'invention ;
- La figure 3 montre un schéma électronique du générateur d'impulsion ;
- La figure 4 montre une variante de réalisation de l'invention.
- La figure 5 est un exemple de réalisation plus détaillé de l'invention correspondant à la figure 4.
- La figure 6 est une courbe montrant les variations du gain en fonction de la fréquence du signal à échantillonner, pour plusieurs valeurs de la résistance du transistor échantillonneur.

On a représenté sur la figure 1 le schéma de principe d'une tête d'échantillonnage 1, reliée à un générateur 2 engendrant des signaux V_{rf} à échantillonner, du domaine hyperfréquence (de l'ordre de 1 à 20 GHz), un générateur 3 de signaux de commande d'échantillonnage, à une fréquence d'échantillonnage de l'ordre par exemple de 1 GHz, disposé en parallèle sur le générateur 2 de signal V_{rf} . Les sorties de chacun des deux générateurs 2 et 3 sont reliées aux entrées d'un échantillonneur 4, dont la sortie est reliée à la sortie S du dispositif sur laquelle est branchée une résistance r_0 destinée à l'adaptation d'impédance du dispositif avec les appareils susceptibles d'être reliés à la sortie de celui-ci. Un filtre passe-bas 5 est relié à la sortie du dispositif.

L'échantillonneur 4 est symbolisé sur la figure 1 par une porte d'échantillonnage idéale.

- 8 -

Le générateur 3 délivre des impulsions à fréquence d'échantillonnage de 1 GHz par exemple, constituées de signaux rectangulaires de largeur (en temps) T , de l'ordre de 10 à quelques dizaines de picosecondes.

Un exemple de réalisation selon l'invention du générateur 3 sera décrit ultérieurement en relation avec la figure 3.

Dans les dispositifs connus, l'échantillonneur 4 comporte des diodes Schottky dont les inconvénients ont été mentionnés dans le préambule de la présente demande.

Selon l'invention, comme montré sur la figure 2 (où les éléments semblables portent le mêmes références), l'échantillonneur 4 comporte un transistor à effet de champ non polarisé (tension drain-source quasi-nulle), portant la référence T1. Le transistor T1 fonctionne en régime de commutation avec des temps d'ouverture/fermeture très court par rapport à l'art antérieur.

De préférence, le transistor T₁ est du type à semi-conducteur III-V et plus particulièrement du type A₅G₃ (arseniure de gallium).

Le transistor à effet de champ T₁ apporte au dispositif les avantages suivants :

- facilité de réalisation sous forme de circuit intégré monolithique ;
- faible énergie de commande ; et
- isolation simple et efficace entre l'entrée et la sortie de l'échantillonneur.

La description qui suit se réfère aux figures 3 à 6 montrant des exemples de réalisation de l'invention

incorporant des caractéristiques additionnelles avantageuses (par rapport à celles de la figure 2).

Dans les dispositifs connus, si le gain de conversion diminue, la bande de fréquence d'utilisation (du signal à échantillonner) augmente. Cependant, ceci nécessite l'utilisation d'un générateur d'impulsions de largeur * faible, de l'ordre de quelques dizaines de ps, par exemple de 30ps, pour une fréquence maximale de l'ordre de 18 GHz.

Afin d'éviter l'utilisation d'impulsions de largeurs trop faibles avec un gain de conversion très réduit, l'impédance de charge de l'échantillonneur T1 doit être choisie judicieusement.

Selon l'invention, on utilise comme impédance de charge une charge capacitive C (figure 4) équivalente à une capacité C en parallèle sur une résistance R.

La charge capacitive correspond à un bloqueur d'ordre zéro.

Lorsque la porte de l'échantillonneur est ouverte, la capacité C se charge avec la constante de temps $R_0 C$. Il faut donc que la durée d'échantillonnage τ soit suffisamment grande par rapport à $R_0 C$. Ainsi, R_0 étant fixé, une durée τ courte implique une valeur de C faible.

Lorsque la porte est fermée (c'est-à-dire le transistor T1 est non conducteur), la capacité C se décharge lentement dans la résistance R avec une constante de temps $R \times C$. La capacité reste chargée à la valeur prise, en première approximation par le signal hyperfréquence V_{RF} à la fin de la période précédente. Il convient donc que le temps de décharge (soit sensiblement $R C$) de la capacité soit grand devant la fréquence d'échantillonnage, c'est-à-dire que la

- 10 -

résistance R soit de valeur importante. La résistance R est choisie suffisamment élevée pour réaliser la condition:

$$R.C > 1/F_{OL} \text{ avec } F_{OL} = 1 \text{ GHz}$$

Le temps de charge (correspondant à l'acquisition) doit être court, tandis que la décharge (correspondant au stockage) doit être relativement long, d'où les conditions mentionnées ci-dessus, valeurs de C faible et de R élevée. C est de l'ordre de quelques dixièmes de picroFarad, typiquement de 0,2 pF.

La présence de la capacité C (bloqueur d'ordre zéro) permet d'intégrer les impulsions d'échantillonnage entre deux prises d'échantillons successives, et surtout permet de réaliser l'échantillonnage avec des durées d'impulsions de commande plus longues (pouvant aller jusqu'à 300 picrosecondes) que ne l'exigeait la fréquence maximale dans les dispositifs connus.

Afin de permettre une forme de réalisation du dispositif compatible avec les valeurs de C et de R indiquées précédemment (R ne pouvant être égale à l'impédance de charge classiquement utilisée de 50 Ohms), la charge capacitive RC est constituée, comme montré sur la figure 5, d'un transistor à effet de champ T2 polarisé; sa grille est reliée à la source du transistor échantillonneur T1, son drain à la masse par une capacité C2 et sa source à la sortie du dispositif (à une borne de r_o). l'impédance de charge capacitive correspond à l'impédance d'entrée du transistor T2.

Le rôle du transistor T2 consiste précisément à présenter une résistance grande et une capacité petite en remplaçant le gain en tension (peu différent de l'unité) par un gain

- 11 -

en puissance dans la résistance $r_o = 50 \text{ Ohms}$. Ce second transistor T2 peut être monté, soit en suiveur (figure 5), soit en amplificateur (drain et source sont alors respectivement inversés par rapport au montage de la figure 5).

Le transistor T2 est de préférence du type à semi-conducteur III-V, plus particulièrement du type As Ga.

Par ailleurs, la demanderesse a calculé le gain de conversion en fonction de la fréquence dans le cas où R tend vers l'infini et $C = 1 \text{ pF}$, pour deux durées τ d'impulsions. Il apparaît que, contrairement aux dispositifs connus où $R = 50 \text{ Ohms}$, la durée d'ouverture τ n'est plus un paramètre fondamental. En effet, on constate pour des temps d'ouverture de 40 et 250 ps, des résultats sensiblement identiques.

De plus, les gains de conversion présentent des valeurs nettement meilleures que celles obtenues avec une charge résistive de l'art antérieur.

Les résultats précédents sont confirmés et améliorés lorsque la capacité C vaut, non plus 1pF, mais 0,3 pF.

La limite inférieure de la valeur que l'on peut donner à C correspond sensiblement à la capacité d'entrée de l'étage de sortie.

A noter également, que grâce à l'invention, la plage de fréquence des signaux à échantillonner est élargie, typiquement d'environ un GHz à 15-20 GHz, et les pertes de conversion sont réduites dans une large mesure.

- 12 -

En relation avec la figure 3, il est décrit ci-après un exemple de réalisation particulièrement avantageux du générateur 3 d'impulsions d'échantillonnage.

Comme indiqué précédemment, la durée d'ouverture de la porte d'échantillonnage peut être relativement importante, de l'ordre de 250 ps ; les impulsions d'échantillonnage peuvent être avantageusement réalisées à partir d'un signal sinusoïdal.

Le signal sinusoïdal à la fréquence d'échantillonnage F_{OL} de 1 GHz, engendré par un oscillateur OL, est écrété pour obtenir un signal carré, puis est dérivé pour obtenir des impulsions de fréquence 1 GHz. A cet effet, le générateur 3 comporte un élément écrateur 5, composé de deux diodes Schottky d1 et d2, montées tête-bêche, et un élément dérivateur du premier ordre du type RC avec une résistance R1 et une capacité C1. Soit V_0 la tension de déchet des diodes, la tension d'entrée sera égale à :

$$E_{OL} = 2.V_0 / (2 \pi F_{OL} \cdot \tau)$$

soit $E_{OL} = 1$ Volt, pour $V_0 = 0,8$ Volt et $\tau = 250$ ps

Pour tenir compte de la capacité d'entrée du transistor T1 (de l'ordre de 0,2pF), la capacité C1 est choisie de l'ordre de 2pF ; R1 vaut alors environ 50 Ohms.

La figure 5 montre un exemple préféré de réalisation du dispositif selon l'invention dans son ensemble.

De préférence, l'ensemble 8 comprenant les diodes d1 et d2, la capacité C1, la résistance R1 du générateur d'impulsions, le transistor T1 échantillonneur, le transistor bloqueur T2 et la capacité C2, est réalisé sous forme d'un circuit intégré monolithique, autorisant des valeurs de la capacité C faibles.

- 13 -

Cette forme de réalisation autorise des valeurs de capacité faibles remplissant la condition requise, notamment pour le bloqueur d'ordre zéro constitué par le transistor T_2 , autorisant ainsi un fonctionnement à très large bande de fréquence du dispositif.

Sont données ci-après, à titre d'exemple, quelques dimensions. Les longueurs de grille des transistors T_1 et T_2 sont inférieures à 1 micron tandis que la largeur du transistor bloqueur T_2 est d'environ 300 microns, et celle du transistor échantillonneur T_1 d'environ 150 microns.

Les grilles peuvent être réalisées de manière classique, soit par masquage optique soit par masquage électronique.

A noter que les transistors T_1 et T_2 peuvent être monogridde ou à deux grilles.

Par ailleurs, la demanderesse a étudié l'influence sur le gain de la qualité du transistor échantillonneur T_1 ; le gain a été calculé en fonction de la fréquence du signal à échantillonner, pour plusieurs valeurs de résistance R_{on} présentées par la porte d'échantillonnage lorsqu'elle est ouverte, et R_{off} lorsqu'elle est fermée. Les résultats indiqués sur la figure 5 montrent que les paramètres R_{on} et R_{off} ont peu d'influence sur le fonctionnement du dispositif, tout au moins dans des limites raisonnables de variation.

Ainsi la qualité du transistor T_1 échantillonneur semble ne pas influencer de façon significative les performances du dispositif selon l'invention.

- 14 -

Celui-ci présente des gains de conversion de l'ordre de -5 dB entre 1 et 18 GHz environ, ce qui représente des performances bien supérieures à celles des dispositifs connus.

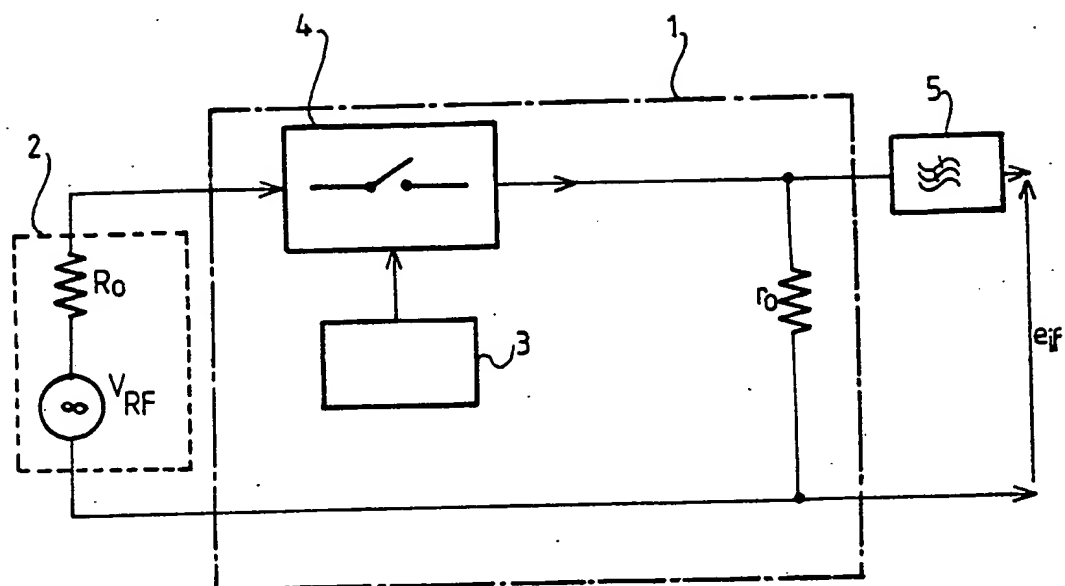
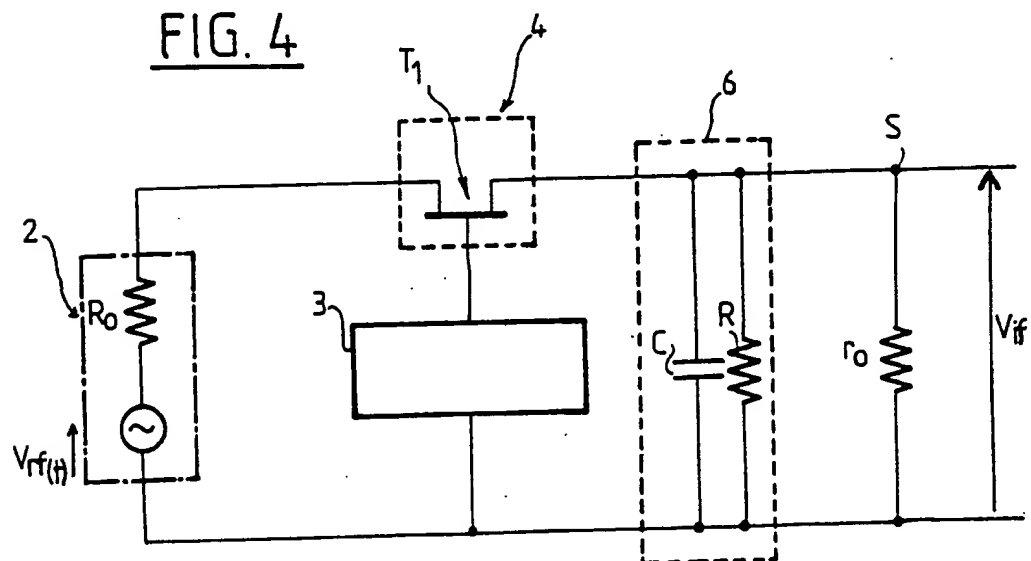
REVENDEICATIONS

- 1 - Dispositif de conversion harmonique de signal hyperfréquence, destiné à échantillonner à une fréquence d'échantillonnage donnée, des signaux du domaine hyperfréquence, comprenant un générateur de signaux d'échantillonnage, des moyens échantillonneurs relié à un générateur de signaux à échantillonner, et réalisant l'ouverture/fermeture alternée de portes d'échantillonnage, et une impédance de sortie aux bornes de laquelle sont recueillis les signaux échantillonnés, caractérisé en ce que les moyens échantillonneurs sont constitués d'au moins un transistor à effet de champ non polarisé.
- 2 - Dispositif selon la revendication 1, caractérisé en ce que le transistor échantillonneur est du type à semi-conducteur III-V, plus particulièrement du type à arseniure de gallium.
- 3 - Dispositif de conversion harmonique de signal hyperfréquence, destiné à échantillonner à une fréquence d'échantillonnage donnée, des signaux du domaine hyperfréquence, comprenant un générateur de signaux d'échantillonnage, des moyens échantillonneurs reliés à un générateur de signaux à échantillonner, et réalisant l'ouverture/fermeture alternée de portes d'échantillonnage, et une impédance de sortie aux bornes de laquelle sont recueillis les signaux échantillonnés, caractérisé en ce qu'il comprend, un bloqueur d'ordre zéro à la sortie des moyens échantillonneurs.

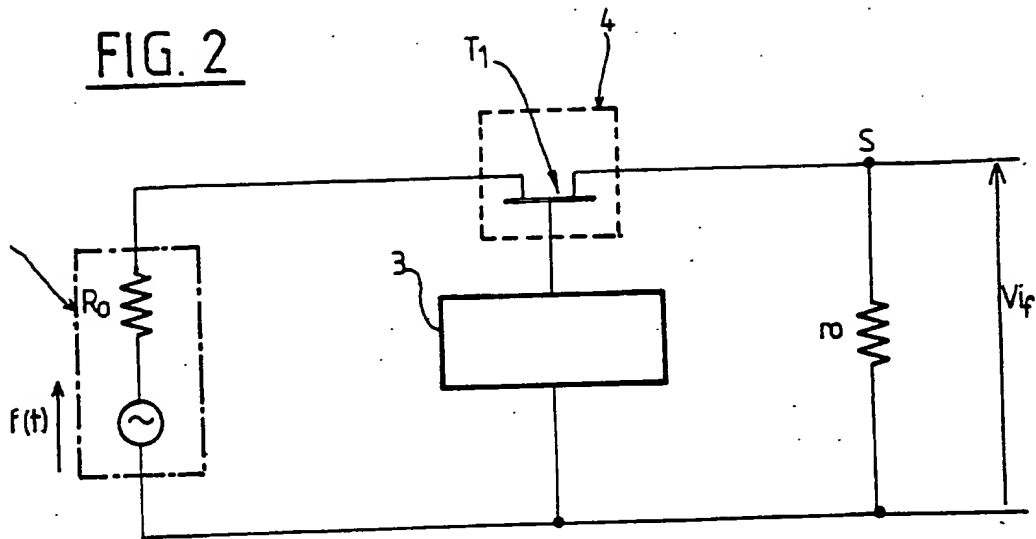
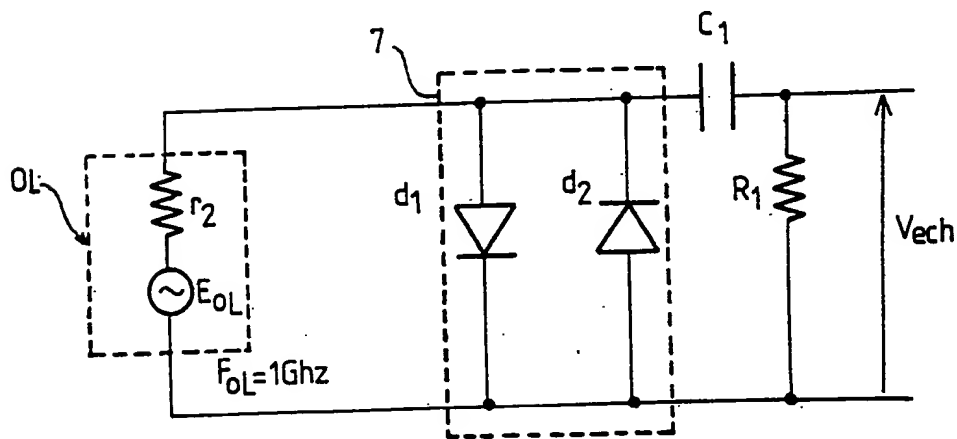
- 4 - Dispositif selon l'une quelconque des revendications 3, 1 et 3, et 2 et 3, caractérisé en ce que le bloqueur d'ordre zéro joue le rôle d'une charge capacitive, équivalente à une capacité en parallèle sur une résistance, dont les valeurs sont telles que leur produit soit inférieur à l'inverse de la fréquence d'échantillonnage.
- 5 - Dispositif selon la revendication 3 ou 4, caractérisé en ce que le bloqueur comprend un transistor à effet de champ
- 6 - Dispositif selon la revendication 5, caractérisé en ce que le transistor bloqueur est du type à semi-conducteur III-V, plus particulièrement du type As Ga.
- 7 - Dispositif selon la revendication 5 ou 6, caractérisé en ce que le transistor bloqueur est monté en suiveur, sa grille étant reliée aux moyens échantillonneurs.
- 8 - Dispositif selon l'une des revendications précédentes, caractérisé en ce que le générateur d'impulsions comprend un oscillateur susceptible d'engendrer des signaux sinusoïdaux, un élément écreteur suivi d'un élément dérivateur.
- 9 - Dispositif selon les revendications 1 et 3, ou les revendications 1 et 5, caractérisé en ce que le générateur d'impulsions est constitué d'un oscillateur, délivrant des signaux sinusoïdaux, relié directement au transistor échantillonneur.

- 17 -

- 10 - Dispositif selon l'une des revendications 3 à 6, caractérisé en ce que les éléments passifs du générateur d'impulsions, le transistor d'échantillonnage, et le transistor bloqueur, sont réalisés sous la forme d'un circuit intégré monolithique.
- 11 - Dispositif selon les revendications 1 et 5, caractérisé en ce que les transistors échantillonneur et bloqueur sont réalisés sous forme de circuit intégrés monolithique, et en ce que les longueurs de grille des transistors respectivement échantillonneur et bloqueur T_1 et T_2 sont inférieures à 1 micron tandis que la largeur du transistor bloqueur T_2 est d'environ 300 microns, et celle du transistor échantillonneur T_1 d'environ 150 microns.

FIG. 1FIG. 4

2/3

FIG. 2FIG. 3

3/3

FIG. 5

